

INSTITUT FÜR  
INNOVATION UND  
TECHNIK

iiT-kompakt 07 ■ Jochen Kerbusch, Eike-Christian Spitzner

## Lang lebe das Moore'sche Gesetz!?

### Zum Tod des Halbleiter-Pioniers Gordon Moore

Mit Gordon Moore verstarb am 24. März 2023 einer der wichtigsten Pioniere der modernen Halbleiterelektronik. Der visionäre Mitgründer von Intel legte den Grundstein für den Siegeszug der Prozessoren. Sein Name ist vor allem mit dem nach ihm benannten Moore'schen Gesetz verknüpft, das eine Verdoppelung der Leistungsfähigkeit von Prozessoren alle 18 Monate beschreibt. In den vergangenen Jahrzehnten wurde immer wieder das nahende Ende des Gesetzes vorausgesagt. Doch immer wieder führten technologische Kunstgriffe dazu, den Trend fortzuführen. Ein guter Grund, sich damit differenziert auseinanderzusetzen und zu beleuchten, was es damit auf sich hat.

### More and Moore: Der Takt der Halbleiterindustrie

Mikroelektronik ist überall. Dies zeigten spätestens die Versorgungsengpässe während der Chipkrise – und die Beobachtung, dass sie zu Lieferverzögerungen in nahezu allen Branchen führte. Treiber dieser Entwicklung ist die immer weiter voranschreitende Digitalisierung aller Lebensbereiche. Doch während die Anwender:innen in der Regel nur die Endgeräte und die darauf laufenden Software-Programme nutzen, bleibt ein direkter Kontakt mit der darin verbauten Mikroelektronik eine absolute Ausnahme. Auch die öffentliche Diskussion wird eher von Software oder Künstlicher Intelligenz bestimmt. Am Ende aber müssen all diese Anwendungen von Prozessoren verarbeitet und auf Speichern abgelegt werden – auf Basis klassischer Mikroelektronik.

Die Entwicklung der Mikroelektronik ist atemberaubend. Die Halbleiterindustrie, die in den 60er Jahren Fahrt aufnahm, hat es geschafft, die Leistungsfähigkeit von Logik – also grob gesagt die Rechenleistung – über einen Zeitraum von mehr als sechs Jahrzehnten bei gleichbleibenden Kosten exponentiell zu steigern. Gordon Moore, einer der späteren Intel-Gründer, konstatierte bereits 1965, dass diese Steigerung der Leistungsfähigkeit schon aus ökonomischen Gründen eine Erhöhung der Zahl der Transistoren je Chip erfordert. Da mehr Chipfläche gleichbedeutend mit mehr Kosten ist, muss eine Verkleinerung der Transistoren erfolgen, um die Kosten konstant zu halten oder zu reduzieren. Aus der Beobachtung der Entwicklung leitete Moore eine Verdopplung der Integrationsdichte von Halbleitern zu minimalen Kosten etwa alle 18 Monate ab. Diese später als Moor'sches Gesetz bekannt gewordene Faustregel beschreibt die exponentielle Entwicklung, die bis heute beobachtet werden kann.<sup>1</sup>

Ein Gesetz – im Sinne der Wissenschaftstheorie – ist das Moore'sche Gesetz jedoch nicht. Es ist vielmehr eine rein empirische Beobachtung bzw. eine darauf basierende Extrapolation. Naturgegebene Zwänge für seine Fortführung gibt es nicht, lediglich eine wirtschaftliche Notwendigkeit. Und genau das macht das Moore'sche Gesetz zu einem Taktgeber der Halbleiterindustrie im Bereich Logik und Speicher.

Bis in die späten 90er Jahre gab es kaum einen Zweifel daran, dass Frequenz und Tempo stimmten, die das Metronom der Halbleiterindustrie vorgab. Erst Anfang der 2000er Jahre tauchten erste kritische Stimmen auf, die sowohl auf harte physikalische Grenzen der Miniaturisierung als auch auf ökonomische Herausforderungen wegen der immer höheren Produktionsaufwände und damit explodierender Fertigungskosten hinwiesen.

Das Moor'sche Gesetz wurde bereits unzählige Male für tot erklärt – und ebenso oft wiederbelebt. Doch es bleibt die Frage: Gerät die „Innovationsmaschine“ aus dem Takt? Leidet die Halbleiterindustrie unter Rhythmusstörungen?

### Much Moore: Wie das Metronom der Halbleiterindustrie schlägt

Die Anforderungen an die Chip-Entwicklung sind grundsätzlich einfach: Mehr Leistung, weniger Energieverbrauch und gegebenenfalls geringerer Bauraum. Dabei dürfen die Kosten nicht steigen oder sollen sogar sinken. Prinzipiell gibt es dafür eine einfache Lösung: Skalierung. Das heißt, die einzelnen Schaltelemente – die Transistoren – werden immer kleiner. Allein dadurch werden alle Eigenschaften wie von Zauberhand besser. Stark vereinfacht kann man sagen: Kleinere Transistoren brauchen weniger Platz, lassen sich dichter packen, schalten schneller und verbrauchen im Idealfall sogar noch weniger Energie. Über Jahrzehnte waren all diese Effekte in Prozessoren auch umsetzbar. Ein Prozessor Anfang der 70er schaltete wenige tausend Transistoren mit einer Frequenz im Bereich von kHz. Ein Top-Prozessor von heute beinhaltet eine zweistellige Milliardenzahl an Transistoren, die im Bereich von 5 bis 6 GHz schalten.

Die Miniaturisierung stößt jedoch immer mehr an Grenzen. Die Belichtungsverfahren für immer kleinere Strukturen werden zunehmend komplexer. Es existieren zwar Lösungen<sup>2</sup>, doch diese sind mit extrem hohen Kosten verbunden. Gleichzeitig werden Transistoren zwar kleiner, ihr Aufbau aber immer komplizierter, wodurch die Zahl der Fertigungsschritte deutlich ansteigt. Auch hierfür gibt es technische Lösungen, doch dadurch verringert sich der Durchsatz, erhöht sich das Risiko von Defekten und die Kosten steigen weiter an.

Darüber hinaus sind mittlerweile die Strukturen so klein, dass zusätzliche physikalische Effekte berücksichtigt werden müssen. Dies hat u. a. zur Folge, dass die bisherigen Faustregeln (s. o.) zur Skalierung nicht mehr uneingeschränkt gelten. Heute kann ein Transistor nur noch schneller oder energiesparender gemacht werden. Und beides gleichzeitig ist nur noch innerhalb enger Grenzen möglich. Für bestimmte Strukturen, die Speicherzellen in Prozessoren (SRAM), die einen wesentlichen Anteil der Chipfläche ausmachen, scheint zudem ein Limit der Skalierung erreicht. Sie lassen sich in den letzten Technologiegenerationen nicht mehr verkleinern.<sup>3</sup>

1 Moore, Gordon E. (1965): Craming more components onto integrated circuits. In: Electronics. Band 38, Nr. 8, S. 114–117, Online unter: <https://www.cs.utexas.edu/~fussell/courses/cs352h/papers/moore.pdf>, zuletzt zugegriffen am 25.04.2023.

2 Die aktuell fortgeschrittensten Technologieknoten für Prozessoren und Speicher bedienen sich Belichtungsverfahren mit extrem ultravioletter Strahlung (EUV-Lithographie).

3 Mantel, Mark (2022): Neue Chip-Fertigungstechnik: Houston, wir haben ein Problem. In: heise online, 15.12.2022. Online unter: <https://www.heise.de/hintergrund/Neue-Chip-Fertigungstechnik-Houston-wir-haben-ein-Problem-7396426.html>, zuletzt zugegriffen am 19.04.2023.

Bereits seit längerem ist klar, dass die Steigerung der Schaltfrequenz technisch nicht beliebig möglich und aus energetischer Sicht auch schlicht nicht sinnvoll ist. 1996 gab Intel noch einen Ausblick darauf, dass um das Jahr 2010 Prozessoren mit 10 GHz und einer Milliarde Transistoren auf den Markt kommen würden.<sup>4</sup> Während Milliarden von Transistoren mittlerweile Standard sind, werden entsprechende Schaltfrequenzen bis heute nicht annähernd erreicht. Einen Ausweg, um die Leistung im Sinne des Moor'schen Gesetzes weiter anzuheben, gab es trotzdem. Statt höherer Frequenzen setzt man bis heute eher auf Parallelisierung. Dieser Weg erfordert allerdings eine noch höhere Anzahl an Transistoren, was das Bedürfnis an Miniaturisierung weiter steigert.

Neben der Skalierung im Sinne der Verkleinerung wurde historisch ein weiterer Kniff genutzt, um die immensen Investitions- und Prozesskosten pro Chip zu reduzieren: Die Chips wurden auf immer größeren Siliziumscheiben (Wafers) gefertigt. War man in den 60er Jahren noch bei einem Durchmesser von 25 mm, steigerte er sich über mehrere Zwischenschritte bis auf 300 mm. Die Markteinführung von 300 mm Wafers war jedoch bereits Ende der 90er Jahre und die entsprechende Fertigung ist seit Anfang der 2000er Jahre Standard in neuen Werken. Der ursprünglich für das Jahr 2013 geplante nächste Schritt auf 450 mm wurde aufgrund zu großer technischer Herausforderungen und damit verbundener Kosten abgebrochen. Auch dieser Mechanismus, die Produktkosten trotz höherer Entwicklungs- und Fertigungskosten pro Wafer nicht steigen zu lassen, fällt also bereits seit einigen Jahren aus.

Schnellere Taktzeiten der Einzelprozesse stehen also gleichzeitig einer deutlich gestiegenen Anzahl an Prozessschritten gegenüber. In Verbindung mit den extrem hohen Investitionskosten ergibt sich daraus ein Zwang zur Ausbeute weit jenseits der 90 Prozent, um die Halbleiterfertigung ökonomisch tragfähig zu betreiben. Obwohl alle Innovationen zu immer kleineren Transistoren geführt haben, sind die Kosten für die Endprodukte, also die Prozessoren der neuesten Generation, immer noch erstaunlich gering. Ökonomisch betrachtet lebt das Moore'sche Gesetz also immer noch.

Wirtschaftlich bringt der hohe technische Aufwand für die Produktion in neuesten Technologien allerdings den Zwang mit sich, dass immer höhere Stückzahlen von Einzelprodukten gefertigt werden müssen (z. B. Prozessoren für Mobiltelefone, Standardprozessoren oder Standard-Speicherbausteine) – oder natürlich

hochpreisige Produkte. Für Kleinserien<sup>5</sup> ist eine solche Fertigung hingegen unrentabel. Darüber hinaus haben die unglaublichen Kosten für Forschung und Entwicklung sowie die permanente Notwendigkeit hoher Investitionen zu einer massiven Spezialisierung bei der Herstellung von Halbleitern in modernsten Technologien geführt. Und das nicht nur dort, sondern auch bei den Anbietern von Schlüssel-Anlagen für deren Produktion. Damit ist auch das Einsparpotenzial durch Spezialisierung und Konzentration auf wenige Akteure erschöpft. Teilweise gibt es nur noch sehr wenige oder gar nur einen einzigen Anbieter, der bzw. die die Anlagentechnologien beherrschen. Neben der damit erreichten ökonomischen Grenze des Moore'schen Gesetzes führt das natürlich auch zu erheblichen Risiken in der Wertschöpfungskette, die bereits sichtbar sind.<sup>6</sup>

### No Moore Future? Die Suche nach einem neuen Taktgeber

Es gibt also gute Gründe, warum über das Ende des Moore'schen Gesetzes gesprochen wird – sowohl technische als auch ökonomische. Bisher war darauf Verlass, dass findige Forschende die technischen Grenzen immer wieder in die ein oder andere Richtung ausweiten konnten. Und noch immer ist die Pipeline für einige Jahre mit Ideen für eine weitere Skalierung gefüllt.

Neue Trends wie beispielsweise „Chipllets“, d. h. der Aufbau eines Chips aus mehreren kleinen, spezialisierten Teil-Chips in einem Gehäuse, sind eine Antwort. Hier wird das große Problem der Skalierung in kleinere, zumindest teilweise gut lösbare Teilprobleme zerlegt. Diese Technologie ermöglicht einen modularen Aufbau, so dass die Stückzahlen für Standardmodule steigen, was die Kosten pro Stück senkt. Gleichzeitig sinkt der Ausschuss durch kleinere Flächen der Einzelchips. Weiterhin müssen nur die Teile des Chips mit besonders hohen Leistungsanforderungen in den aufwändigen und besonders teuren Verfahren gefertigt werden. Dies resultiert in einem deutlichen Kostenvorteil. Beispielsweise werden die in den Prozessor integrierten Speicherzellen (SRAM), bei denen eine Größenskalierung nicht mehr zielführend ist, auf ein separates Chiplet in einfacherer Technologie gefertigt. Das gilt auch für Gesamtsysteme in einem Chip (System on Chip, SoC), die neben Logik und Speicher (digitale Schaltungen) auch Ein- und Ausgabebausteine sowie analoge Schaltungsteile enthalten, bei denen eine Fertigung in fortgeschrittenster Technologie nicht erforderlich ist.

Das Potenzial dieser Technologie wird von wichtigen Anbietern als sehr groß eingeschätzt, unter anderem für moderne Prozes-

4 Grove, Andrew S. (1996): Comdex Fall 1996. Intel Keynote Transcript, 18. Novemer 1996. Online unter: <https://www.intel.com/pressroom/archive/speeches/ag111896.htm>, zuletzt zugegriffen am 19.04.2023.

5 Stückzahlen von einigen hundert bis hin zu einer Million werden in Teilen der Halbleiterbranche als Kleinserien bezeichnet.

6 siehe Schmidt, Anne; Wolf, Stefan; Kerbusch, Jochen (2023): Lieferkettenresilienz: Krisenfest oder effizient? In: Wittpahl, Volker (Hrsg.) Resilienz. Springer Vieweg, Berlin, Heidelberg. [https://doi.org/10.1007/978-3-662-66057-7\\_8](https://doi.org/10.1007/978-3-662-66057-7_8), zuletzt zugegriffen am 19.04.2023.

## Entwicklung der Leistungsfähigkeit von Mikroelektronik

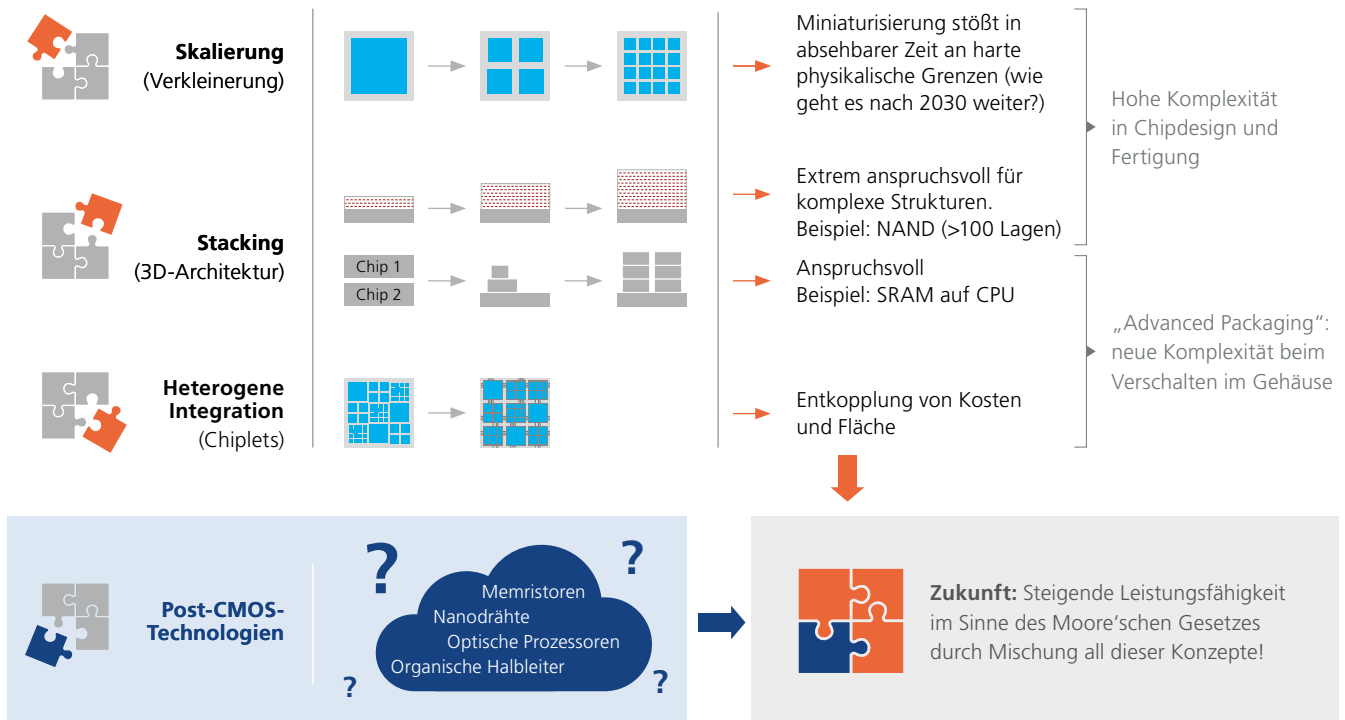


Abbildung 1: Entwicklung der Leistungsfähigkeit von Mikroelektronik. Vergleich aktueller Lösungsansätze, um ein „Mehr“ pro Fläche zu erreichen (Quelle: Institut für Innovation und Technik (iit), eigene Darstellung).

soren.<sup>7</sup> Aktuell stammen üblicherweise alle Chiplets vom selben Anbieter. Zukünftig ist es denkbar, einzelne Chiplets von unterschiedlichen Anbietern zu kombinieren. Dafür müssen jedoch erst standardisierte Schnittstellen und Verbindungen definiert werden.

Während bei Chiplets einzelne modulare Teil-Chips im Gehäuse neben- oder übereinander arrangiert werden, um mehr Leistung pro Fläche zu verwirklichen, zielen andere Ansätze darauf ab, auf einem einzelnen Chip direkt die Zahl der funktionalen Lagen zu vergrößern – also in die Höhe zu bauen. Bei NAND-Speichern ist dieser Ansatz bereits seit einigen Jahren sehr erfolgreich.<sup>8</sup> Im Bereich der Logik steckt die Entwicklung jedoch noch in den Kinderschuhen.

Beide oben genannten Ansätze haben gemeinsam, dass der Aufwand für die Verdrahtung der (Teil-)Chips deutlich ansteigt. Chiplets müssen hochpräzise positioniert und miteinander verbunden werden. Auch die Ebenen eines Einzelchips müssen miteinander verbunden werden, die Anzahl der Kontakte nach außen wächst ebenfalls. Ein weiteres Problem ist das Abführen der Verlustwärme aus dem Gehäuse, das bei mehreren Ebenen umso schwieriger wird. Die Forschung beschäftigt sich intensiv mit diesen und weiteren damit verknüpften Fragestellungen, die unter dem Begriff „Advanced Packaging“ zusammengefasst werden. Sie sind bisher nur teilweise gelöst, jedoch bestehen gute Chancen, beide Technologien in naher Zukunft auf dem Massenmarkt zu sehen.

7 Mantel, Mark (2022): Chiplet-Aufbau: Amazons Graviton3-Prozessor besteht aus sieben Einzelchips. In: heise online, 03.12.2021. Online unter: <https://www.heise.de/news/Chiplet-Aufbau-Amazons-Graviton3-Prozessor-besteht-aus-sieben-Einzelchips-6284537.html>, zuletzt zugegriffen am 25.04.2023. Naffziger, Samuel; Beck, Noah; Burd, Thomas; Lepak, Kevin; Loh, Gabriel H.; Subramony, Mahesh; White, Sean (2021): Pioneering Chiplet Technology and Design for the AMD EPYC™ and Ryzen™ Processor Families. Industrial Product. ACM/IEEE 48th Annual International Symposium on Computer Architecture (ISCA), Valencia, Spain, 2021, pp. 57–70. Online unter: doi: 10.1109/ISCA52012.2021.00014, zuletzt zugegriffen am 19.04.2023. Windeck, Christof (2021): Intel: Rechenbeschleuniger Ponte Vecchio soll Nvidia A100 deklassieren. In: heise online, 19.08.2021. Online unter: <https://www.heise.de/news/Intel-Rechenbeschleuniger-Ponte-Vecchio-soll-Nvidia-A100-deklassieren-6169876.html>, zuletzt zugegriffen am 25.04.2023.

8 Sauter, Marc (2020): 4D-NAND V3: SK Hynix schichtet 176 Lagen an Flash-Speicher. In: golem, 07.12.2020. Online unter: <https://www.golem.de/news/4d-nand-v3-sk-hynix-schichtet-176-lagen-an-flash-speicher-2012-152626.html>, zuletzt zugegriffen am 25.04.2023.

Trotz der vielen Neuerungen basiert die zugrunde liegende Halbleitertechnologie weiterhin auf klassischem Silizium. Zahlreiche Wettbewerber stehen jedoch in den Startlöchern, um durch fundamental andere Konzepte die Leistungsfähigkeit je Fläche zu verbessern. Technologien wie Nanodrähte, Memristoren, optische Prozessoren, organische Halbleiter uvm. haben das Potenzial, um der Silizium-Technologie zumindest in Nischenanwendungen bzw. bei einigen Leistungsparametern den Rang abzulaufen. Allerdings sind sie aktuell kaum über das Stadium des „Proof of Concept“ hinaus; vom Transfer in die produktive Fertigung ganz zu schweigen (Abb. 1).

Nanodrähte erlauben vollkommen neue Schaltungstopologien, skalieren jedoch nur schlecht. Memristoren sind nach aktuellem Stand nur für spezifische Anwendungen geeignet und es sind fundamentale Fragen zur Zyklfestigkeit zu klären. Biodegradierbare organische Halbleiter könnten die Medizinelektronik revolutionieren, sind jedoch noch nicht über das Laborstadium hinaus. Und optische Prozessoren sind besonders für KI-Anwendungen und für die Datenübertragung geeignet, jedoch weniger für das klassische Rechnen. Aktuell sind vor allem vergleichsweise einfache Systeme im Forschungsstadium. Die Baugröße ist noch keinesfalls konkurrenzfähig.

Neben den beschriebenen Nachteilen haben alle genannten Alternativen eines gemeinsam: Es gibt keine Entwurfswerkzeuge, die das Design komplexer Chips erlauben. Das ist jedoch die Grundvoraussetzung für die Einführung im Massenmarkt, die dadurch noch gut ein Jahrzehnt entfernt sein dürfte. Und hier zeigt sich zugleich die große Problematik aller Konkurrenztechnologien: „If you wanna mess with CMOS – don’t!“. Denn sie konkurrieren nicht mit der Silizium-Technologie von heute, sondern mit dem bis zur Markteinführung extrapolierten Stand. Und der schreitet – ganz nach dem Moore’schen Takt – nach wie vor exponentiell voran!

Es reicht nicht, nur punktuell besser zu sein. Der technologische Vorsprung muss so groß sein, dass eine entsprechend langwierige, schwierige und riskante Umstellung aller Fertigungsprozesse sich technologisch wie auch betriebswirtschaftlich rentiert. Bisher konnte das keiner der Alternativansätze leisten. Auch wenn die Geschwindigkeit abnimmt, die Innovationsmaschine der Halbleiterbranche dreht sich weiter, wenn auch immer mehr Antriebsleistung erforderlich ist. Die Silizium-basierte Halbleitertechnologie ist optimiert wie keine andere und trotz aller Unkenrufe nicht final ausentwickelt, wie oben bereits gezeigt. Die Roadmap reicht noch gut bis zum Ende des Jahrzehnts. Durch die immer höheren Kosten für neueste Produkte, lohnt sich der Einsatz der Silizium-Technologien jedoch nur noch für immer hochvolumigere Produkte. Mittelfristig könnten sich also Möglichkeiten für die Alternativansätze ergeben. Ein vollständiger Ersatz für Silizium-basierte Chips ist jedoch auch langfristig nicht in Sicht.

## Fazit

Das Moore’sche Gesetz als Taktgeber der Halbleiterindustrie schlägt noch. Aber vielleicht etwas unregelmäßiger und langsamer – und das absehbar bis mindestens zum Ende des Jahrzehnts. Dennoch: Das Ende der klassischen Miniaturisierung wird früher oder später kommen. Die spannende Frage ist, ob es technische oder ökonomische Gründe sein werden. Der bisherige Ideenreichtum der Branche und die vielen Ideen für Lösungsansätze, mit 3D-Siliziumtechnologien oder völlig neuen Forschungsansätzen, stimmen jedoch optimistisch, dass auch dann das Moore’schen Gesetz in vielleicht modifizierter Form weiterleben wird.

**Herausgeber**

Prof. Dr. Volker Wittpahl  
Institut für Innovation und Technik (iit)  
in der  
VDI/VDE Innovation + Technik GmbH  
Steinplatz 1, 10623 Berlin

**Zitation**

Kerbusch, Jochen; Spitzner, Eike-Christian  
(2023): Lang lebe das Moore'sche Gesetz!?  
Zum Tode des Halbleiter-Pionier Gordon  
Moore. iit-kompakt Nr. 07. Hrsg. vom  
Institut für Innovation und Technik (iit),  
Berlin.

**iit-kompakt Nr. 07**

Mai 2023  
Layout: Poli Quintana  
Bildnachweise: Thomas Nguyen / CC  
BY-SA 4.0 (via Wikimedia Commons)

**Autoren**

Dr. Jochen Kerbusch  
Tel: +49 (0) 351 486797 37  
E-Mail: kerbusch@iit-berlin.de

Dr. Eike-Christian Spitzner  
Tel: +49 (0) 351 486797 34  
E-Mail: spitzner@iit-berlin.de